



PHOTOMASK AND METHOD FOR MANUFACTURING THE SAME

Patent number: JP2001183809
Publication date: 2001-07-06
Inventor: INOUE TAKASHI
Applicant: NIPPON ELECTRIC CO
Classification:
 - international: G03F1/08; H01L21/027
 - european: G03F1/14G
Application number: JP19990368227 19991224
Priority number(s): JP19990368227 19991224

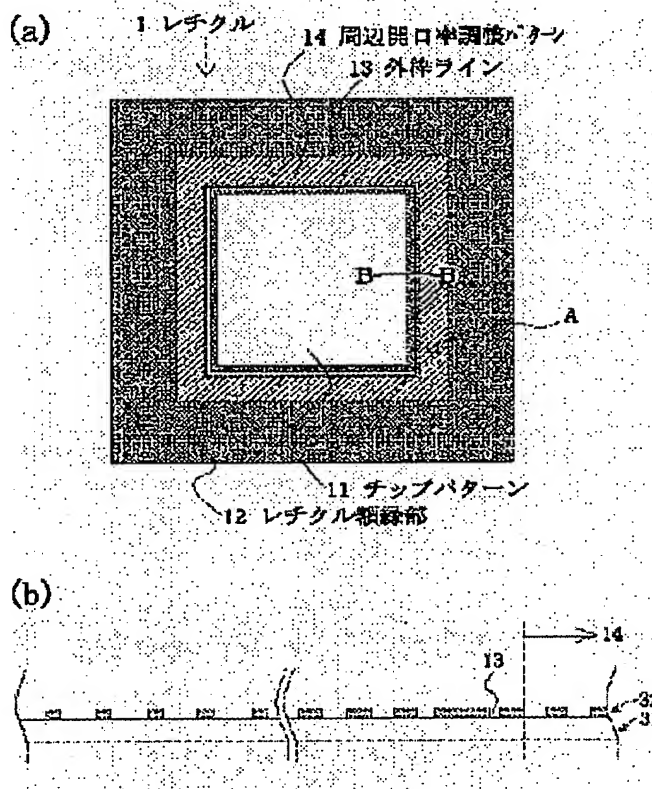
Also published as:

 US6562524 (B2)
 US2001006753 (A1)

Abstract of JP2001183809

PROBLEM TO BE SOLVED: To provide a photomask which prevents the degradation in pattern accuracy during etching by a difference in aperture ratios from appearing at a chip pattern 11 by improving the unbalance of the aperture ratios between the peripheral region of the chip pattern 11 and the central part of the chip pattern 11 and a method for manufacturing the photomask.

SOLUTION: The circumference of the chip pattern 11 is peripherally provided with a peripheral aperture ratio regulation pattern 14 opened in the prescribed part of a light shielding film. The aperture ratio of the peripheral aperture ratio regulation pattern 14 is set at nearly the same average value of the aperture ratio over the entire part of the chip pattern 11 and the width thereof is set at ≥ 10 mm. The mask patterns meeting circuit design and eventually the resist patterns are obtained with good accuracy without appearance of the degradation in the accuracy of the pattern accuracy in the etching by a difference in the aperture ratios occurring in a so called loading effect at the chip pattern.



Data supplied from the esp@cenet database - Worldwide

M-1321

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-183809
(P2001-183809A)

(43) 公開日 平成13年7月6日(2001.7.6)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 0 3 F 1/08		G 0 3 F 1/08	D 2 H 0 9 5
H 0 1 L 21/027		H 0 1 L 21/30	5 0 2 P

審査請求 有 請求項の数12 O L (全 12 頁)

(21) 出願番号 特願平11-368227

(22) 出願日 平成11年12月24日(1999. 12. 24)

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 井上 崇

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74) 代理人 100095740

弁理士 開口 宗昭

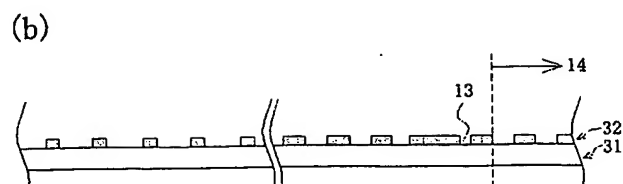
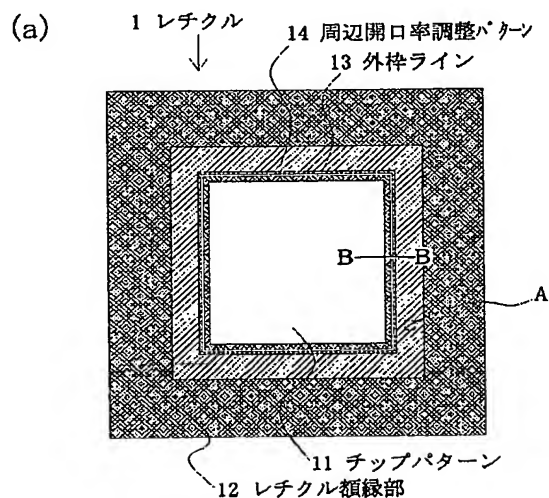
Fターム(参考) 2H095 BB02 BB06 BB16

(54) 【発明の名称】 フォトマスク及びフォトマスク製造方法

(57) 【要約】

【課題】 チップパターン11の周辺領域とチップパターン11の中央部との開口率の不均衡を改善し、開口率の違いによるエッチング時のパターン精度低下がチップパターン11に現れることのないフォトマスク及びフォトマスク製造方法を提供する

【解決手段】 チップパターン11の周囲に、遮光膜の所定部位が開口されてなる周辺開口率調整パターン14を周設した。周辺開口率調整パターン14の開口率を、チップパターン11全体の開口率の平均値とほぼ同一にし、その幅を10mm以上とった。これらること等により、いわゆる局所的なローディング効果を原因とした開口率の違いによるエッチング時のパターン精度低下がチップパターンに現れることなく、回路設計に応じたマスクパターンひいてはレジストパターンが精度良く得られる。



【特許請求の範囲】

【請求項1】 フォトマスク基板と、前記フォトマスク基板上に成膜された遮光膜とを備え、前記遮光膜の所定部位が開口されて半導体集積回路の回路パターンに対応するチップパターンが形成されてなるフォトマスクにおいて、前記チップパターンの周囲に、前記遮光膜の所定部位が開口されてなる周辺開口率調整パターンが周設されてなることを特徴とするフォトマスク。

【請求項2】 前記周辺開口率調整パターンは前記チップパターンの周囲の非照射領域に周設されてなることを特徴とする請求項1に記載のフォトマスク。

【請求項3】 前記周辺開口率調整パターンは前記チップパターンの開口率とほぼ同一の開口率を有することを特徴とする請求項1に記載のフォトマスク。

【請求項4】 前記周辺開口率調整パターンの開口率は、前記チップパターン全体の開口率の平均値とほぼ同一にされてなることを特徴とする請求項1に記載のフォトマスク。

【請求項5】 前記周辺開口率調整パターンの幅を10mm以上とすることを特徴とする請求項1に記載のフォトマスク。

【請求項6】 前記周辺開口率調整パターン上における前記遮光膜はほぼ均一に分散されてなることを特徴とする請求項1に記載のフォトマスク。

【請求項7】 前記周辺開口率調整パターンを構成する遮光膜は縦横それぞれに等間隔に配設されてなることを特徴とする請求項1に記載のフォトマスク。

【請求項8】 前記周辺開口率調整パターンが開口率100%のパターンとされてなることを特徴とする請求項1に記載のフォトマスク。

【請求項9】 前記チップパターンの開口率が70%以上であることを特徴とする請求項1に記載のフォトマスク。

【請求項10】 フォトマスク基板上に遮光膜を成膜する成膜工程と、前記遮光膜状上にレジストを塗布するレジスト塗布工程と、前記レジスト上に半導体集積回路の回路パターンに対応するチップパターンを露光するとともに、前記チップパターンの周囲に周辺開口率調整パターンを露光する露光工程と、露光された前記レジストを現像し、レジストパターンを形成する現像工程と、前記レジストパターンをマスクとして前記遮光膜をドライエッチングするエッチング工程とを備えるフォトマスク製造方法。

【請求項11】 前記周辺開口率調整パターンの設計データとして、データ率の異なる2種以上の設計データを作成する第一の設計プロセスと、前記チップパターン全体のデータ率の平均値を算出する第二の設計プロセスと、前記平均値に最も近いデータ率の設計データを選択する第三の設計プロセスとを備え、選択された設計データに基づき前記周辺開口率調整パターンを露光すること

を特徴とする請求項10に記載のフォトマスク製造方法。

【請求項12】 前記周辺開口率調整パターンの敷設領域を格子状に区分けし、区分けされた升目のうち前記格子の縦横それぞれに等間隔に配される特定の升目をパターン形成部とする2種以上の設計データ及びデータ率0%の設計データのうちから2種以上の設計データを作成する第一の設計プロセスと、前記チップパターン全体のデータ率の平均値を算出する第二の設計プロセスと、前記平均値に最も近いデータ率の設計データを選択する第三の設計プロセスとを備え、選択された設計データに基づき前記周辺開口率調整パターンを露光することを特徴とする請求項10に記載のフォトマスク製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フォトリソグラフィ技術において使用されるパターン原版であるフォトマスクに関するものである。

【0002】

【従来の技術】フォトマスクは、高解像力写真乾板を使ったエマルジョンマスクとガラス基板上に遮光膜（金属薄膜）のパターンを形成したハードマスクに大別することができる。かかるハードマスクは、エマルジョンマスクに比較して高価であるものの、微細加工、機械的強度の点で優れているため、現在では、半導体製造に使用されるフォトマスクの主流となっている。また、パターン寸法が原寸に比べて5倍等に拡大されたレチクルとよばれるハードマスクを用いて縮小投影露光するフォトリソグラフィ技術が、量産性、マスク作製の容易性等の観点により半導体製造において主流となっている。このフォトリソグラフィ技術に用いられるフォトマスク（レチクル）のパターン形成には、現在ではほとんどの場合、電子ビーム描画技術が用いられている。以下に、図4、図5を参照して従来のレチクル及びその作製方法の一例につき説明する。

【0003】まず、図4を参照して従来のレチクルにつき説明する。図4は、従来例のレチクル4の平面図

（a）及びD-D断面図（b）である。図4に示すように、レチクル4は基本的にはガラス基板51が遮光膜52によって被膜された構造を有し、チップパターン41と、その周囲のレチクル額縁部42とからなる。チップパターン41には、遮光膜52が所定の開口部を形成することにより、半導体チップのゲート電極等の形成のためのマスクパターンが形成されている。一方、レチクル額縁部42においては、ガラス基板51は遮光膜52によってほぼ全面被われており、この遮光膜52の開口部としてチップパターン41の外周に沿った外枠ライン43が形成されている。

【0004】レチクル4を用いて露光を行う場合には、まず、露光装置（図示せず）に備えられたX-Yテーブ

ルに、レジストが塗布された被エッチング基材（図示せず）を搭載し、X-Yテーブルの上方に設けられたレチクルステージにレチクル4を搭載する。必要なアライメントを行った後、光源からの光を集光レンズにより集光して外枠ライン43及びその内側のチップパターン41に入射させる。すると、チップパターン41の開口部及び外枠ライン43に入射した光がレチクル4を透過する。その透過した像はさらに集光レンズによって縮小されレジストに投影される。このようにしてレチクル4を用いた光露光が行われる。

【0005】次に、図5を参照してレチクル4の作製方法につき説明する。図5は、図4におけるD-D断面位置における工程フロー図である。図中破線で示される境界線55は、チップパターン41とレチクル額縁部42との境界線であって、境界線55の図上右側がレチクル額縁部42であり、境界線55の図上左側がチップパターン41である。また、チップパターン41は、チップパターン周縁部41aと、チップパターン中央部41bとに分けて図示する。図中Cで示される範囲は、チップパターン周縁部41aを含めた境界線55近傍の領域を示す。かかる領域をチップパターン周辺領域Cとする。

【0006】図5に示すように、スパッタリング法などによりガラス基板51上に遮光膜52が形成されたブランクを用意する。ガラス基板51には、ソーダライム、低膨張ガラス、合成石英などが用いられる。遮光膜52は、金属薄膜によって構成される。ここでは、金属薄膜として最も良く使用されるクロム膜を用いる。しかし、モリブデンシリコン化合物(MoS₂)などからなるシリサイド膜を用いることもできる。

【0007】〔レジスト塗布工程（図5（a））〕次に、遮光膜上にレジスト53を塗布する（図5（a））。ここではポジ型レジストを用いる。

〔露光工程（図5（b））〕次いで、電子ビーム描画によってレジストパターンの露光を行う。電子ビーム描画によってレジスト53の所定箇所に電子ビームが照射される。レジスト53の電子ビームが照射された部分を照射部a1、a2、a3とし、電子ビームが照射されなかった部分を非照射部b1、b2、b3、b4とする（図5（b））。なお、電子ビーム描画技術に代えてイオンビーム描画技術を用いることもできる。

【0008】〔現像工程（図5（c））〕次に、露光されたレジスト53を現像液に浸漬して現像を行う。現像液に浸漬することで、照射部a1、a2、a3が溶解し除去され、レジスト開口部c1、c2、c3が形成される。非照射部は残存し、レジストパターンd1、d2、d3、d4を形成する。

【0009】〔エッチング工程（図5（d））〕その後、ドライエッチングを行う。ここでは、エッチングガスとして、C12を75%、O2を25%とする混合ガスを用いる。ドライエッチングによりレジスト開口部c

1、c2、c3によって露出していた遮光膜52の一部が除去される。このとき、レジスト開口部c1によって露出していた遮光膜52の部分は除去され外枠ライン43を形成する。また、レジスト開口部c2、c3によって露出していた遮光膜52の一部が除去されることにより、チップパターン41が形成される。

〔剥離工程（図5（e））〕最後に、レジスト53を剥離する。レジスト53を剥離することによりレジストパターンd1、d2、d3、d4によって被覆されていた遮光膜52が遮光膜パターンe1、e2、e3、e4として現れる。以上の工程により、レチクル4が完成する。

【0010】

〔発明が解決しようとする課題〕しかし、従来のレチクルでは、チップパターン周辺領域Cにおける開口率より、チップパターン中央部41bにおける開口率の方が高く（暗部率が低く）なるという問題がある。なぜなら、領域Cにおいては、チップパターン周縁部42aの他にレチクル額縁部42があり、レチクル額縁部42には開口部がほとんど無いのに対し、チップパターン中央部41bには、全面回路パターンが形成され、開口部が多いからである。例えば、ロジック回路のゲートパターンでは、暗部率が30%以下、すなわち、開口率が70%以上となり、チップパターン周辺領域Cとチップパターン中央部41bとの開口率の差が顕著になる。

【0011】このようなチップパターン周辺領域Cとチップパターン中央部41bとの開口率の差があると、局所的なローディング効果によって開口率に従った部分的な過剰エッチング又はエッチング不足という不均衡なエッチングが生じる場合がある。かかる不均衡なエッチングが被エッチング材の深さ方向ではなく面方向である場合、露光工程において回路設計に応じたパターンを露光しても、開口率に従って面方向のエッチングレートが部分によって異なってしまう、回路設計に応じたマスクパターンが精度良く得られないという問題が起こる。すなわち開口率の違いによるエッチング時のパターン精度低下という問題が起こる。かかるパターン位置精度低下が生じたフォトリソマスクを使用しても、パターン位置精度低下が生じたマスクパターンの露光像がレジスト上に投影されるので、回路設計に応じたレジストパターンが精度良く得られないという問題がある。

【0012】上述の従来例の場合、開口率の違いによるエッチング時のパターン精度低下は以下のようにして生じていた。すなわち、エッチングガスと被エッチング材であるクロム(Cr)との反応によりO₂が発生する。その反応式は、 $2Cr_2O_3 + 12Cl \rightarrow 4CrCl + O_2 \uparrow$ となる。この反応によって開口率が比較的高いチップパターン中央部41bにおいてO₂が比較的多く発生し、開口率が比較的低いチップパターン周辺領域Cにおいて比較的低くO₂が発生する。O₂はレジスト5

3をエッチングする性質を持つため、反応生成物たるO₂がレジストパターンd1、d2、d3、d4をエッチングし、その幅を細くしてしまう。このときO₂発生量の違いにより、チップパターン中央部41bに位置するレジストパターンd4がチップパターン周縁部41aに位置するレジストパターンd3に比較して多くエッチングされ、より細くされる。レジストパターンd1、d2、d3、d4がエッチングされたことにより露出した遮光膜52はエッチングにより除去されるため、エッチング開始当初のレジスト開口部の面積以上にエッチングされる量が、チップパターン周縁部41aよりチップパターン中央部41bで大きくなってしまふ。その結果、チップパターン中央部41bに位置する遮光膜パターンe4の幅の設計値に対する減少量が、チップパターン周縁部42aに位置する遮光膜パターンe3の幅の設計値に対する減少量より大きくなってしまい、回路設計に応じたマスクパターンが得られない。以上のようにして、上述の従来例の場合、開口率の違いによるエッチング時のパターン精度低下が生じていた。

【0013】本発明は以上の従来技術における問題に鑑みてなされたものであって、チップパターン周辺領域とチップパターン中央部との開口率の不均衡を改善し、開口率の違いによるエッチング時のパターン精度低下がチップパターンに現れることのないフォトマスク及びフォトマスク製造方法を提供することを課題とする。

【0014】

【課題を解決するための手段】前記課題を解決する本出願第1の発明は、フォトマスク基板と、前記フォトマスク基板上に成膜された遮光膜とを備え、前記遮光膜の所定部位が開口されて半導体集積回路の回路パターンに対応するチップパターンが形成されてなるフォトマスクにおいて、前記チップパターンの周囲に、前記遮光膜の所定部位が開口されてなる周辺開口率調整パターンが周設されてなることを特徴とするフォトマスクである。

【0015】したがって本出願第1の発明のフォトマスクによれば、チップパターン周囲に、遮光膜の所定部位が開口されてなる周辺開口率調整パターンが周設されてなるので、かかる周辺開口率調整パターンの開口率を適度に調整することにより、チップパターンの内外を含みその外周に沿ったチップパターン周辺領域(C)の開口率を上げて、チップパターン中央部(41b)との開口率の均衡をとることができる。よって、局所的なローディング効果の悪影響がチップパターン内に現れない程度に、チップパターン周辺領域(C)とチップパターン中央部(41b)との開口率の均衡をとることにより、開口率の違いによるエッチング時のパターン精度低下がチップパターンに現れることなく、回路設計に応じたマスクパターンひいてはレジストパターンが精度良く得られるという利点がある。

【0016】また本出願第2の発明は、本出願第1の発

明のフォトマスクにおいて、前記周辺開口率調整パターンは前記チップパターンの周囲の非照射領域に周設されてなることを特徴とする。

【0017】したがって本出願第2の発明のフォトマスクによれば、本出願第1の発明の利点があるとともに、このフォトマスクを使用した露光工程において光源からの光が照射されない非照射領域に周辺開口率調整パターンを設けているので、周辺開口率調整パターンをせずに、チップパターンのみを露光することができる。そのため、周辺開口率調整パターンがパターン形成に反映されない(マスクパターンとして用いない)ので、このフォトマスクのチップパターンの精度向上のために最適な周辺開口率調整パターンの設計データを何ら支障無く作成することができるという利点がある。

【0018】また本出願第3の発明は、本出願第1の発明のフォトマスクにおいて、前記周辺開口率調整パターンは前記チップパターンの開口率とほぼ同一の開口率を有することを特徴とする。

【0019】したがって本出願第3の発明のフォトマスクによれば、周辺開口率調整パターンはチップパターンの開口率とほぼ同一の開口率を有するので、局所的なローディング効果の悪影響がチップパターン内に現れない程度に、チップパターンの内外を含みその外周に沿ったチップパターン周辺領域(C)とチップパターン中央部(41b)との開口率の均衡をとることができ、開口率の違いによるエッチング時のパターン精度低下がチップパターンに現れることなく、回路設計に応じたマスクパターンひいてはレジストパターンが精度良く得られるという利点がある。

【0020】また本出願第4の発明は、本出願第1の発明のフォトマスクにおいて、前記周辺開口率調整パターンの開口率は、前記チップパターン全体の開口率の平均値とほぼ同一にされてなることを特徴とする。

【0021】したがって本出願第4の発明のフォトマスクによれば、周辺開口率調整パターンの開口率は、チップパターン全体の開口率の平均値とほぼ同一にされてなるので、チップパターンのデータを用いて、このチップパターンの精度向上のために最適な周辺開口率調整パターンの設計データを簡便に作成することができる。それとともに、局所的なローディング効果の悪影響がチップパターン内に現れない程度に、チップパターンの内外を含みその外周に沿ったチップパターン周辺領域(C)とチップパターン中央部(41b)との開口率の均衡をとることができ、開口率の違いによるエッチング時のパターン精度低下がチップパターンに現れることなく、回路設計に応じたマスクパターンひいてはレジストパターンが精度良く得られるという利点がある。

【0022】また本出願第5の発明は、本出願第1の発明のフォトマスクにおいて、前記周辺開口率調整パターンの幅を10mm以上とすることを特徴とする。

【0023】本出願発明者の実験によれば、局所的なローディング効果の悪影響がチップパターン内に現れない程度にするには、周辺開口率調整パターンの幅を10mm以上とすることが必要である。これは従来のレチクル4においてチップパターンの外縁から10mm程度の内部まで局所的なローディング効果の悪影響を見ることができたからである。したがって、10mm未満の幅の周辺開口率調整パターンでは、チップパターンのパターン精度低下を十分に防止できない。

【0024】前記課題を解決する本出願第6の発明は、本出願第1の発明のフォトマスクにおいて、前記周辺開口率調整パターン上における前記遮光膜はほぼ均一に分散されてなることを特徴とする。

【0025】したがって本出願第6の発明のフォトマスクによれば、本出願第1の発明の利点があるとともに、周辺開口率調整パターン上における遮光膜はほぼ均一に分散されているので、周辺開口率調整パターン自体が開口率の不均衡を呈することがなく、周辺開口率調整パターンとしての役割を各部において均等に果たすことができ、局所的なローディング効果によるパターン精度低下が均等に防止されたマスクパターンが得られるという利点がある。

【0026】また本出願第7の発明は、本出願第1の発明のフォトマスクにおいて、前記周辺開口率調整パターンを構成する遮光膜は縦横それぞれに等間隔に配設されてなることを特徴とする。

【0027】「縦横それぞれに等間隔に」とは、フォトマスク面上の任意の直交二軸において、いずれかの軸を縦軸とし他の軸を横軸として、縦軸方向に等間隔であり、かつ横軸方向にも等間隔であることをいう。必ずしも縦軸方向の間隔と横軸方向の間隔とが等しいことを要しない。したがって本出願第7の発明のフォトマスクによれば、本出願第1の発明の利点があるとともに、パターン設計が簡便であり、周辺開口率調整パターン自体が開口率の不均衡を呈することが無く、周辺開口率調整パターンとしての役割を各部において均等に果たすことができ、局所的なローディング効果によるパターン精度低下が均等に防止されたマスクパターンが得られるという利点がある。

【0028】また本出願第8の発明は、本出願第1の発明のフォトマスクにおいて、前記周辺開口率調整パターンが開口率100%のパターンとされてなることを特徴とする。

【0029】したがって本出願第8の発明のフォトマスクによれば、本出願第1の発明の利点があるとともに、周辺開口率調整パターン上に遮光膜が全くないので、遮光膜を均一に分散させる必要もなければ、周辺開口率調整パターン自体が開口率の不均衡を呈することもなく、周辺開口率調整パターンとしての役割を各部において均等に果たすことができ、局所的なローディング効果によ

るパターン精度低下が均等に防止されたマスクパターンが得られるという利点がある。

【0030】チップパターンの開口率が70%以上である場合、すなわちチップパターンのデータ率が30%以下である場合は、従来の構成ではチップパターン周辺領域(C)とチップパターン中央部(41b)との開口率の差が顕著になり、局所的なローディング効果によるパターン位置精度低下の問題が重大となる。そこで本出願第9の発明は、本出願第1の発明から本出願第8の発明のうちいずれかの発明のフォトマスクにおいて、前記チップパターンの開口率が70%以上であることを特徴とする。

【0031】また本出願第10の発明は、フォトマスク基板上に遮光膜を成膜する成膜工程と、前記遮光膜状上にレジストを塗布するレジスト塗布工程と、前記レジスト上に半導体集積回路の回路パターンに対応するチップパターンを露光するとともに、前記チップパターンの周囲に周辺開口率調整パターンを露光する露光工程と、露光された前記レジストを現像し、レジストパターンを形成する現像工程と、前記レジストパターンをマスクとして前記遮光膜をドライエッチングするエッチング工程とを備えるフォトマスク製造方法である。

【0032】したがって本出願第10の発明のフォトマスク製造方法によれば、チップパターンの周囲に周辺開口率調整パターンを露光し、現像、エッチングするので、かかる周辺開口率調整パターンの開口率を適度に調整することにより、チップパターンの内外を含みその外周に沿ったチップパターン周辺領域(C)の開口率を上げて、チップパターン中央部(41b)との開口率の均衡をとることができる。周辺領域(C)の開口率を上げて、チップパターン中央部(41b)との開口率の均衡がとれるので、局所的なローディング効果の悪影響がパターン精度低下としてチップパターン内に現れないことなく、回路設計に応じたマスクパターンが精度良く得られるという利点がある。

【0033】また本出願第11の発明は、本出願第10の発明のフォトマスク製造方法において、前記周辺開口率調整パターンの設計データとして、データ率の異なる2種以上の設計データを作成する第一の設計プロセスと、前記チップパターン全体のデータ率の平均値を算出する第二の設計プロセスと、前記平均値に最も近いデータ率の設計データを選択する第三の設計プロセスとを備え、選択された設計データに基づき前記周辺開口率調整パターンを露光することを特徴とする。

【0034】したがって本出願第11の発明のフォトマスク製造方法によれば、本出願第10の発明の利点があるとともに、チップパターンのデータが決定される前に周辺開口率調整パターンの設計データが作成されており、フォトマスク設計が迅速化するとともに、データ率毎に周辺開口率調整パターンの設計データを作成、保持

し、チップパターン全体のデータ率の平均値に最も近いデータ率の設計データを選択するので、周辺開口率調整パターンの設計を効率化することができるという利点がある。ここで、データ率は遮光膜パターンの全体に占める割合であり、暗部率と一致し、開口率と相反する。

【0035】また本出願第12の発明は、本出願第10の発明のフォトマスク製造方法において、前記周辺開口率調整パターンの敷設領域を格子状に区分けし、区分けされた升目のうち前記格子の縦横それぞれに等間隔に配される特定の升目をパターン形成部とする2種以上の設計データ及びデータ率0%の設計データのうちから2種以上の設計データを作成する第一の設計プロセスと、前記チップパターン全体のデータ率の平均値を算出する第二の設計プロセスと、前記平均値に最も近いデータ率の設計データを選択する第三の設計プロセスとを備え、選択された設計データに基づき前記周辺開口率調整パターンを露光することを特徴とする。

【0036】したがって本出願第12の発明のフォトマスク製造方法によれば、本出願第10の発明の利点があるとともに、チップパターンのデータが決定される前に周辺開口率調整パターンのデータが作成されており、フォトマスク設計が迅速化するとともに、チップパターン全体のデータ率の平均値に最も近いデータ率の設計データを選択するので、データ率毎に周辺開口率調整パターンを作成、保持しておけばよく、周辺開口率調整パターンの設計を効率化することができるという利点がある。また、設計データの内容を、周辺開口率調整パターンの敷設領域を格子状に区分けし、区分けされた升目のうち前記格子の縦横それぞれに等間隔に配される特定の升目をパターン形成部とするものとしたので、均一なデータ率（開口率）の周辺開口率調整パターンが簡便に得られ、さらに縦横それぞれの間隔を様々に設定し組み合わせることにより、異なるデータ率（開口率）の周辺開口率調整パターンが簡便に得られるという利点がある。均一なデータ率（開口率）の周辺開口率調整パターンが得られるので、エッチング工程において各部均等に周辺開口率調整パターンの役割が果たされ、局所的なローディング効果によるパターン精度低下が均等に防止されるという利点がある。

【0037】

【発明の実施の形態】以下に本発明の実施の形態のフォトマスク及びフォトマスク製造方法につき図面を参照して説明する。

【0038】まず、図1を参照して本発明実施形態のレチクル1につき説明する。図1は、本発明実施形態のレチクル1の平面図(a)及びB-B断面図(b)である。図1に示すように本発明実施形態のレチクル1は従来のレチクル4と同様に、基本的にはガラス基板31が遮光膜32によって被膜された構造を有し、チップパターン11と、その周囲のレチクル額縁部12とからな

る。チップパターン11には、遮光膜32が所定の開口部を形成することにより、半導体チップのゲート電極等の形成のためのマスクパターンが形成されている。チップパターン11は、例えば80mm角の寸法を有する拡大マスクで、半導体ウエハ上に縮小露光される。一方、レチクル額縁部12においては、ガラス基板31は遮光膜32によってほぼ全面被われており、この遮光膜32の開口部としてチップパターン11の外周に沿った外枠ライン13が形成されている。

【0039】本発明実施形態のレチクル1は、以上の点について従来のレチクル4と異なるところはない。しかし、本発明実施形態のレチクル1は、チップパターン11の周囲に、遮光膜32の所定部位が開口されてなる周辺開口率調整パターン14が周設されている点で従来のレチクル4とは異なる。図1(a)に示すように周辺開口率調整パターン14は外枠ライン13の外側において、チップパターン11を包囲するように敷設されており、その敷設領域は枠状に構成されている。また、周辺開口率調整パターン14の幅は、10mmよりやや大きい程度にされている。かかる幅を10mmより小さくするとドライエッチング時の局所的なローディング効果による悪影響を防止するのに不十分だからである。なお、チップパターン11の外縁から開口率調整パターン14の内縁までの距離は1~2mm程度とられる。

【0040】また、周辺開口率調整パターン14の設計データは以下のように設定される。まず、周辺開口率調整パターン14の設計データとして、データ率（暗部率）の異なる2種以上の設計データを作成する。本実施形態においては、図2(a)~(g)のようなデータ率の異なる7種の設計データ21~27を作成した。図2は、図1(a)におけるA部拡大図である。図2(a)に示される設計データ21は、パターン形成部（暗部）が全くなく、全領域を開口部（明部）とする設計データである。したがって、データ率（暗部率）は0%、開口率にして100%の設計データとなる。

【0041】図2(b)~(g)に示される設計データ22~27の作成にあたっては、周辺開口率調整パターン14の敷設領域を格子状に区分けし、複数の升目を含む長方形の枠によって1ブロックを画定する。1ブロック内の同一位置の升目（本実施形態においては左上の升目）をパターン形成部（暗部）をして定める。図2

(b)に示される設計データ22にあたっては、1ブロックを縦5升、横4升で合計20升を含む長方形枠22aによって画定し、かかるブロック内の左上の升目をパターン形成部（暗部）とする設計データである。したがって、データ率（暗部率）5%、開口率にして95%の設計データとなる。図2(c)に示される設計データ23にあたっては、1ブロックを縦5升、横2升で合計10升を含む長方形枠23aによって画定し、かかるブロック内の左上の升目をパターン形成部（暗部）とする設計データとする。

ータである。したがって、データ率（暗部率）5%、開口率にして95%の設計データとなる。図2（d）に示される設計データ24にあっては、1ブロックを縦3升、横3升で合計9升を含む長方形枠24aによって画定し、かかるブロック内の左上の升目をパターン形成部（暗部）とする設計データである。したがって、データ率（暗部率）11%、開口率にして89%の設計データとなる。図2（e）に示される設計データ25にあっては、1ブロックを縦4升、横2升で合計8升を含む長方形枠25aによって画定し、かかるブロック内の左上の升目をパターン形成部（暗部）とする設計データである。したがって、データ率（暗部率）12.5%、開口率にして87.5%の設計データとなる。図2（f）に示される設計データ26にあっては、1ブロックを縦3升、横2升で合計6升を含む長方形枠26aによって画定し、かかるブロック内の左上の升目をパターン形成部（暗部）とする設計データである。したがって、データ率（暗部率）16.6%、開口率にして83.4%の設計データとなる。図2（g）に示される設計データ27にあっては、1ブロックを縦2升、横2升で合計4升を含む長方形枠27aによって画定し、かかるブロック内の左上の升目をパターン形成部（暗部）とする設計データである。したがって、データ率（暗部率）25%、開口率にして75%の設計データとなる。

【0042】次に、チップパターン11全体のデータ率の平均値を算出する。ここで、かかる平均値が15%であったとする。次に、チップパターン11全体のデータ率の平均値に最も近いデータ率の設計データ、すなわちデータ率16.6%の設計データ26を選択する。以上のようにして周辺開口率調整パターン14の設計データは設定される。但し、必要に応じて設計データ21～27に対し、さらにデータ率（暗部率）の異なる設計データを付け加えて作成しておいても良い。

【0043】レチクル1を用いて露光を行う場合には、まず、露光装置（図示せず）に備えられたX-Yテーブルに、レジストが塗布された被エッチング基材（図示せず）を搭載し、X-Yテーブルの上方に設けられたレチクルステージにレチクル1を搭載する。必要なアライメントを行った後、光源からの光を集光レンズにより集光して外枠ライン13及びその内側のチップパターン11に入射させる。すると、チップパターン11の開口部及び外枠ライン13に入射した光がレチクル1を透過する。その透過した像はさらに集光レンズによって縮小されレジストに投影される。このようにしてレチクル1を用いた光露光が行われる。このとき、周辺開口率調整パターン14は光源からの光が照射されないの、周辺開口率調整パターン14は被エッチング基材上に塗布されたレジスト上に投影されず、被エッチング基材のパターン形成には反映されない。

【0044】次に、図3を参照して本発明実施形態のレ

チクル1の作製方法（フォトリソ製造方法）につき説明する。図3は、図1におけるB-B断面位置における工程フロー図である。図中破線で示される境界線25は、チップパターン11とレチクル額縁部12との境界線であって、境界線25の図上右側がレチクル額縁部12であり、境界線25の図上左側がチップパターン11である。また、チップパターン11は、チップパターン周縁部11aと、チップパターン中央部11bとに分けて図示する。図中Cで示される範囲は、チップパターン周縁部11aを含めた境界線25近傍の領域を示す。かかる領域をチップパターン周辺領域Cとする。

【0045】図3に示すように、スパッタリング法などによりガラス基板31上に遮光膜32が形成されたブランクを用意する。ガラス基板31には、ソーダライム、低膨張ガラス、合成石英などが用いられる。遮光膜32は、金属薄膜によって構成される。ここでは、金属薄膜として最も良く使用されるクロム膜を用いる。しかし、モリブデンシリコン化合物（MoSi₂）などからなるシリサイド膜を用いることもできる。

【0046】〔レジスト塗布工程（図3（a））〕次に、遮光膜上にレジスト33を塗布する（図3（a））。ここではポジ型レジストを用いる。

〔露光工程（図3（b））〕次いで、電子ビーム描画によってレジストパターンの露光を行う。電子ビーム描画によってレジスト33の所定箇所に電子ビームが照射される。本実施形態においては、周辺開口率調整パターン14も露光する。選択された設計データに基づき周辺開口率調整パターン14を露光する。例えば、上記例示において選択されたデータ率16.6%の設計データ26に基づき周辺開口率調整パターン14を露光する。ポジ型レジストを用いているので、設計データのパターン形成部（暗部）以外の開口部（明部）に電子ビームを照射する。レジスト33の電子ビームが照射された部分を照射部a1、a2、a3、a4とし、電子ビームが照射されなかった部分を非照射部b1、b2、b3、b4とする（図3（b））。なお、電子ビーム描画技術に代えてイオンビーム描画技術を用いることもできる。

【0047】〔現像工程（図3（c））〕次に、露光されたレジスト33を現像液に浸漬して現像を行う。現像液に浸漬することで、照射部a1、a2、a3、a4が溶解し除去され、レジスト開口部c1、c2、c3、c4が形成される。非照射部は残存し、レジストパターンd1、d2、d3、d4を形成する。

【0048】〔エッチング工程（図3（d））〕その後、ドライエッチングを行う。ここでは、エッチングガスとして、Cl₂を75%、O₂を25%とする混合ガスを用いる。ドライエッチングによりレジスト開口部c1、c2、c3、c4によって露出していた遮光膜52の一部が除去される。

【0049】本工程においてはエッチングガスと被エッ

チング材であるクロム（Cr）との反応によりO₂が発生する。その反応式は、 $2Cr_2O_3 + 12Cl \rightarrow 4CrCl_3 + O_2 \uparrow$ である。一方、レチクル1が周辺開口率調整パターン14を採用していることにより、本工程において、チップパターン周辺領域Cにおけるレジスト33の開口率と、チップパターン中央部11bにおけるレジスト33の開口率とはほぼ等しくなっている。レジスト33の開口率が等しいということは、被エッチング材であるクロム（Cr）の露出面積の占める割合が等しいということを意味する。したがって、被エッチング材であるクロム（Cr）の露出面積の占める割合がほぼ等しいチップパターン周辺領域Cとチップパターン中央部11bにおいてO₂の発生量はほぼ等しくなる。O₂はレジスト53をエッチングする性質を持つため、反応生成物たるO₂がレジストパターンd2、d3、d4、d5をエッチングし、その幅を細くしてしまう。また、レジストパターンd2、d3、d4、d5がエッチングされたことにより露出した遮光膜32はエッチングにより除去される。このときO₂による面方向のエッチングの誤差は、チップパターン11の全領域において等しくなる。すなわち、エッチング開始当初のレジスト開口部の面積以上にエッチングされる量がチップパターン周縁部11aとチップパターン中央部11bとで等しくなる。その結果、エッチング開始当初のレジストパターンd4の幅に対するチップパターン中央部11bに位置する遮光膜パターンe4の幅の減少量と、エッチング開始当初のレジストパターンd3の幅に対するチップパターン周縁部11aに位置する遮光膜パターンe3の幅の減少量とが等しくなる。したがって、当初より太めのレジストパターンを形成することにより回路設計に応じたマスクパターンが得られる。なお、周辺開口率調整パターン14に関しては、エッチング開始当初のレジストパターンd5の幅に対する遮光膜パターンe5の幅の減少量は、上記減少量ほど大きくならない。しかし、このことは、周辺開口率調整パターン14に対してパターン精度は要求されないため、問題とはならない。

【0050】本工程により、レジスト開口部c1によって露出していた遮光膜32の部分は除去され外枠ライン13を形成する。また、レジスト開口部c2、c3によって露出していた遮光膜32の一部が除去されることにより、チップパターン11が形成され、レジスト開口部c4によって露出していた遮光膜32の一部が除去されることにより、周辺開口率調整パターン14が形成される。

〔剥離工程（図3（e））〕最後に、レジスト33を剥離する。レジスト33を剥離することによりレジストパターンd2、d3、d4、d5によって被覆されていた遮光膜32が遮光膜パターンe2、e3、e4、e5として現れる。遮光膜パターンe5は周辺開口率調整パターン14を構成する。以上の工程により、レチクル1が

完成する。

【0051】以上のような工程により作成される本発明実施形態のレチクル1によれば、チップパターン周辺領域Cとチップパターン中央部11bとの開口率の均衡がとられ、開口率の違いによるエッチング時のパターン精度低下がチップパターン11に現れることなく、回路設計に応じたマスクパターンひいてはレジストパターンが精度良く得られるという効果がある。

【0052】

【発明の効果】上述のように本発明は、チップパターンの周囲に、遮光膜の所定部位が開口されてなる周辺開口率調整パターンを周設したことにより、いわゆる局所的なローディング効果を原因とした開口率の違いによるエッチング時のパターン精度低下がチップパターンに現れることなく、回路設計に応じたマスクパターンひいてはレジストパターンが精度良く得られるという効果がある。また、上述のように、かかるパターン精度低下を有効に防止するために有効な周辺開口率調整パターンの設計手法を開発した。

【図面の簡単な説明】

【図1】 本発明実施形態のレチクル1の平面図（a）及びB-B断面図（b）である。

【図2】 図1（a）におけるA部拡大図である。

【図3】 図1におけるB-B断面位置における工程フロー図である。図中破線で示される境界線25は、チップパターン11とレチクル額縁部12との境界線であって、境界線25の図上右側がレチクル額縁部12であり、境界線25の図上左側がチップパターン11である。また、チップパターン11は、チップパターン周縁部11aと、チップパターン中央部11bとに分けて図示する。図中Cで示される範囲は、チップパターン周縁部11aを含めた境界線25近傍の領域を示す。かかる領域をチップパターン周辺領域Cとする。

【図4】 従来例のレチクル4の平面図（a）及びD-D断面図（b）である。図中破線で示される境界線55は、チップパターン41とレチクル額縁部42との境界線であって、境界線55の図上右側がレチクル額縁部42であり、境界線55の図上左側がチップパターン41である。また、チップパターン41は、チップパターン周縁部41aと、チップパターン中央部41bとに分けて図示する。図中Cで示される範囲は、チップパターン周縁部41aを含めた境界線55近傍の領域を示す。かかる領域をチップパターン周辺領域Cとする。

【図5】 図4におけるD-D断面位置における工程フロー図である。

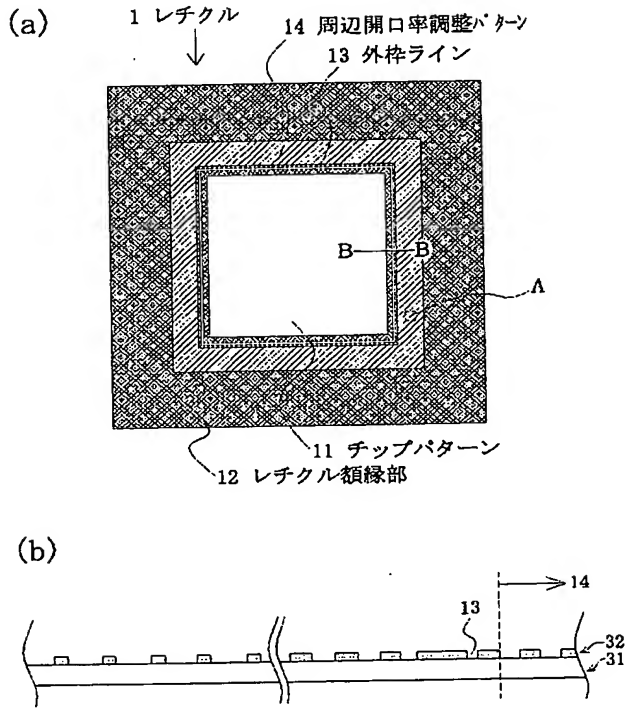
【符号の説明】

- 1 レチクル
- 11 チップパターン
- 12 レチクル額縁部
- 13 外枠ライン

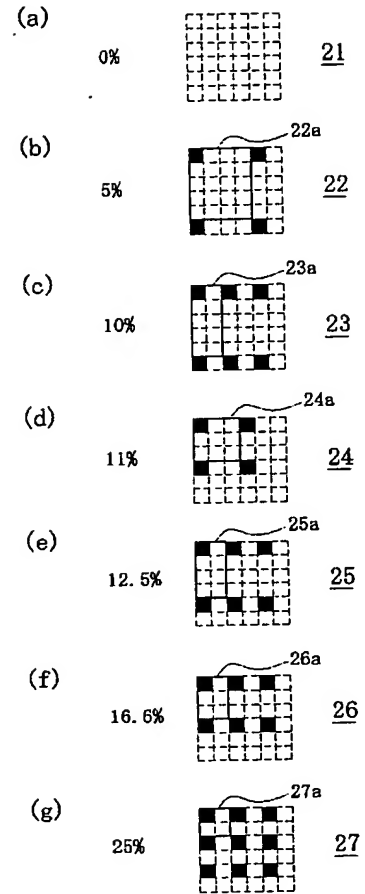
14 周辺開口率調整パターン
31 ガラス基板

32 遮光膜
33 レジスト

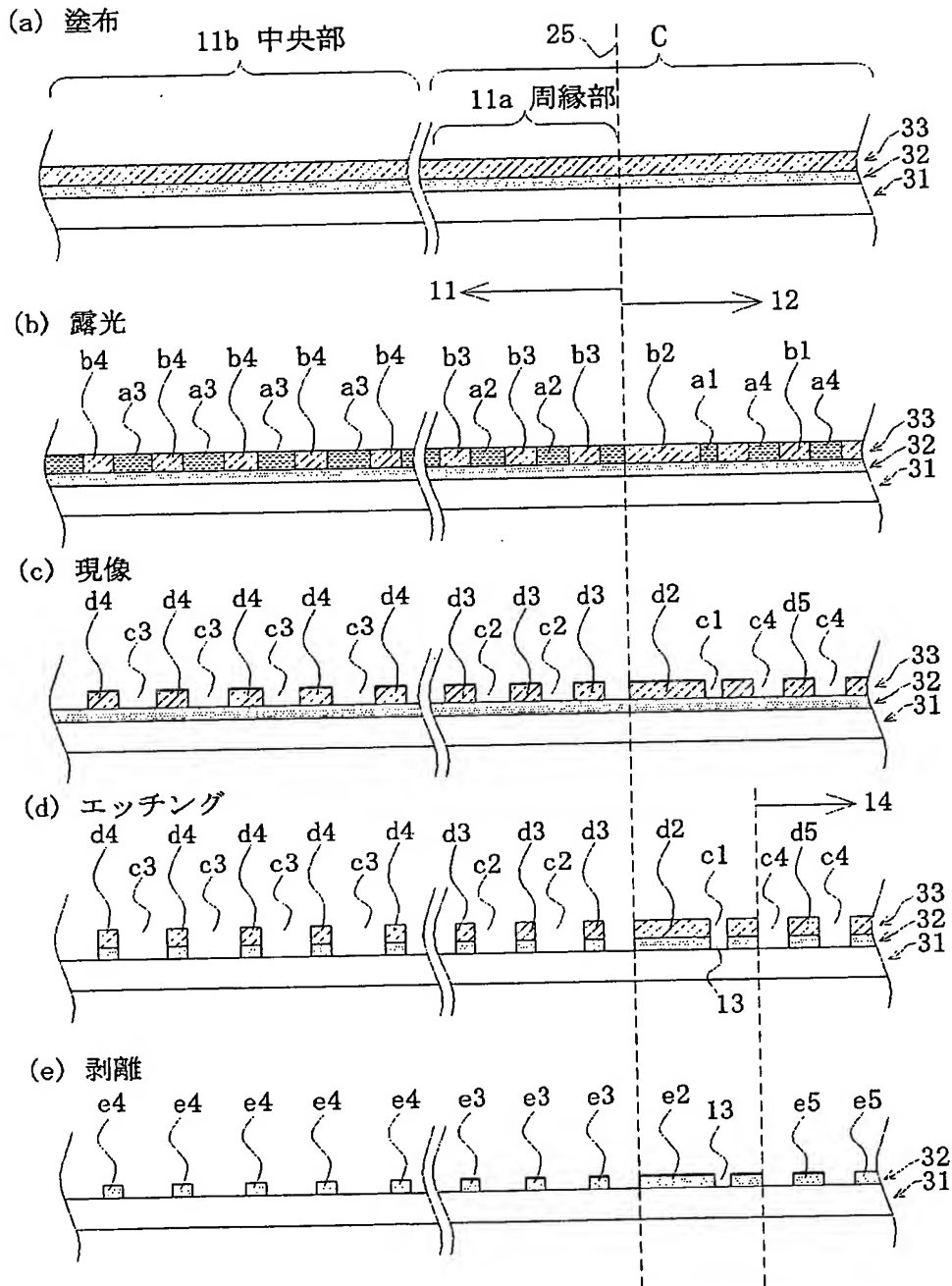
【図1】



【図2】

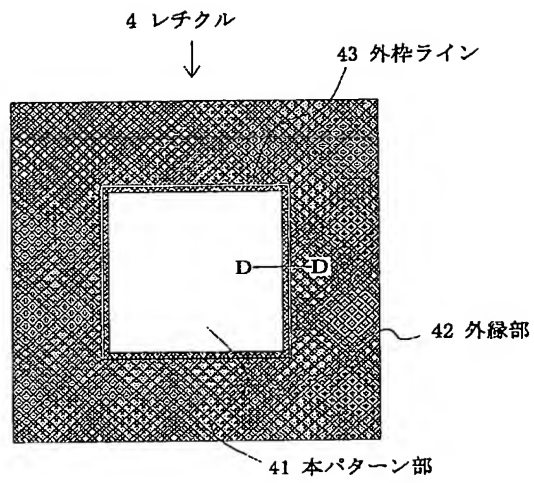


【図3】

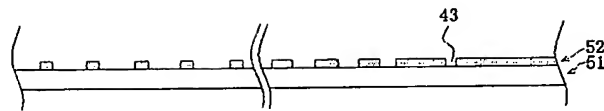


【図4】

(a)



(b)



【図5】

